



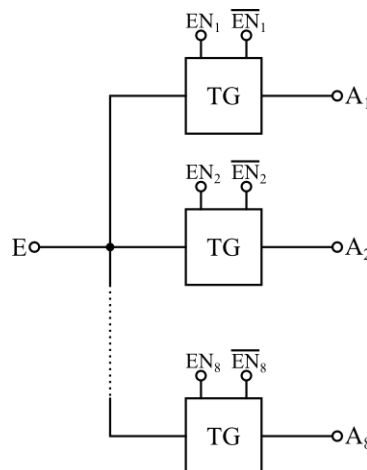
10. Übung

1. Aufgabe

Für eine ALU wird ein 1:8 Demultiplexer (DeMux) benötigt. Ihnen stehen folgende Signale zur Verfügung: ein digitales Eingangssignal, drei (binär codierte) Steuersignale zur Auswahl des entsprechenden Ausganges, acht digitale Ausgangssignale.

S2	S1	S0	Ausgang
0	0	0	A1
0	0	1	A2
0	1	0	A3
0	1	1	A4
1	0	0	A5
1	0	1	A6
1	1	0	A7
1	1	1	A8

- a) Jemand hat die unten angegebene Schaltung vorgeschlagen. Entwerfen Sie eine Logik, welche aus den drei binär codierten Steuersignalen S_x die Enable-Signale (EN_x und $\overline{EN}_x$) für die einzelnen T-Gates erzeugt.



- b) Synthetisieren Sie diese Logik unter ausschließlicher Verwendung NAND, NOR und Inverter. Zeichnen Sie ein Schaltbild dieser Logik.
- c) Wie viele Transistoren benötigt diese Logik? Wie viele Transistoren benötigt die ganze Schaltung (Logik+T-Gates)?

10. Übung

2. Aufgabe

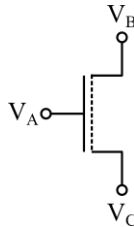
- a) Entwerfen Sie den DeMux von Grund auf neu und achten Sie darauf, dass Sie die Schaltung mit der geringstmöglichen Anzahl an Transistoren realisieren (Tipp: Baumstruktur).

Verwenden Sie ausschließlich folgende Bauteile: Transmissionsgate, NAND, NOR, Inverter.

- b) Geben Sie die Anzahl der insgesamt benötigten Transistoren an.

3. Aufgabe

Gegeben ist folgender NMOS Transistor. An den Anschlüssen des Transistors liegen verschiedene Spannungen an. $V_{TH} = 0,5V$.



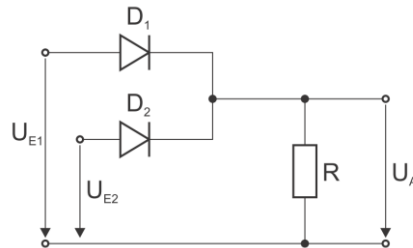
	V_A	V_B	V_C
	V	V	V
1	0,0	3,3	0,0
2	0,7	3,3	0,0
3	2,5	3,3	1,4
4	3,3	3,3	0,0
5	0,0	0,0	3,3
6	1,65	0,0	3,3
7	3,3	0,0	3,3
8	1,65	1,65	1,2
9	1,0	2,0	3,0
10	1,0	1,0	1,0

- a) Beschriften Sie die Anschlüsse der Transistoren mit S / D / G (Source / Drain / Gate). Begründen Sie Ihre Beschriftung.
- b) Bestimmen Sie V_{DS} und V_{GS} .
- c) Bestimmen Sie anhand der Spannungen, in welchem Arbeitsbereich (Sperrbereich/linearer Bereich/Sättigung) sich der Transistor befindet.

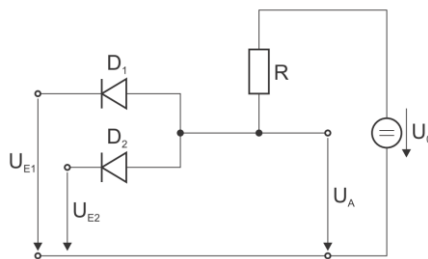
10. Übung

4. Aufgabe

- a) Gegeben ist folgendes Gatter. Bestimmen Sie die logische Funktion mit Hilfe einer Wahrheitstabelle. (Dioden ideal, Eingangsspannungen 5V ist high, 0V ist low, Ausgangsspannungen <1V ist low, >4V ist high)



- b) Gegeben ist folgendes Gatter. Bestimmen Sie die logische Funktion mit Hilfe einer Wahrheitstabelle. (Dioden ideal, Eingangsspannungen 5V ist high, 0V ist low, Ausgangsspannungen <1V ist low, >4V ist high, $U_0 = 5V$)



- c) Gegeben: $R_1 = R_2 = R_3 = R$; $D_1 = D_2 = \text{ideal}$. Wie groß ist U_{R2} für $U_{\text{ges}} = 11U_D$.

